



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09046042 A**(43) Date of publication of application: **14.02.97**

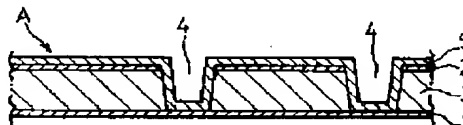
(51) Int. Cl.

H05K 3/40
H05K 3/00
H05K 3/24
H05K 3/46

(21) Application number: **07218119**(22) Date of filing: **02.08.95**(71) Applicant: **FUJI KIKO DENSHI KK**(72) Inventor: **HIRAKAWA TADASHI**
MAKIURA KENJI**(54) CIRCUIT FORMING METHOD IN PRINTED WIRING BOARD****(57) Abstract:**

PROBLEM TO BE SOLVED: To make it possible to form a highly accurate circuit at a low cost on a double-sided board or a multilayered board having via holes and the like by solving the problem of the thickness of a film to be etched, which has been the largest drawback in the formation of a high-density circuit by a subtractive method.

SOLUTION: In the circuit forming method of a printed wiring board, hole parts 4 for via holes having bottoms, which penetrate a second conducting layer 2 and an insulating layer 3 on one surface but do not penetrate a first conducting layer 1 on the other surface, are formed in a laminated board A having the first conducting layer 1 on one surface and the second conducting layer 2 on the other surface with the insulating layer 3 in between. Then, plating is performed only on the inner surfaces of the hole parts 4 and on the surface of the second conducting layer 2. Thereafter, a plated film 5 on the upper surface of the second conducting layer 2 and the first conducting layer 1 are etched, respectively, and the printed wiring board having the circuits on both surfaces, respectively, are formed. Or the second insulating layer and the third conducting layer are further laminated, and the second hole part having the bottom is formed. After plating only from the side of the third conducting layer is performed, etching is performed and the new circuit is formed.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-46042

(43)公開日 平成9年(1997)2月14日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	3/40	6921-4E	H 0 5 K	3/40
	3/00			3/00
	3/24	6921-4E		3/24
	3/46	6921-4E		3/46

審査請求 未請求 請求項の数12 F D (全 7 頁)

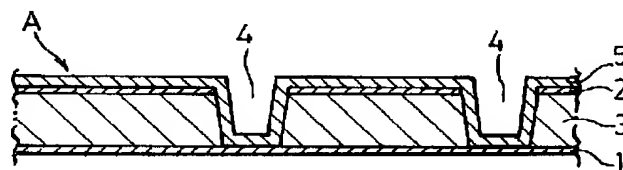
(21)出願番号	特願平7-218119	(71)出願人	000237318 富士機工電子株式会社 大阪府大阪市阿倍野区阪南町3丁目19番17号
(22)出願日	平成7年(1995)8月2日	(72)発明者	平川 董 大阪府大阪市阿倍野区阪南町3丁目19番17号 富士機工電子株式会社内
		(72)発明者	牧浦 謙至 大阪府大阪市阿倍野区阪南町3丁目19番17号 富士機工電子株式会社内
		(74)代理人	弁理士 京口 清

(54)【発明の名称】 プリント配線板における回路形成方法

(57)【要約】

【課題】サブトラクティブ法による高密度回路形成上の最大障害であるエッチングすべき膜厚の問題を解決し、ビアホール等をもつ両面板或いは多層板に低コストで高精度な回路を形成可能とする。

【解決手段】プリント配線板における回路形成方法で、絶縁層3を間にして片面に第1導電層1を、他面に第2導電層2をもつ積層基板Aに、片面の第2導電層2と絶縁層3とを貫通するが他面の第1導電層1を貫通せぬ有底のビアホール用孔部4を形成し、次に孔部4内面と第2導電層2面上とにだけメッキを施した後、第2導電層2と上面のメッキ膜5、および第1導電層1を各々エッチングして、両面に各々回路6、7をもつプリント配線板Bを形成する。或いは更に第2絶縁層と第3導電層を積層し、上記と同様の有底の第2の孔部の形成と、第3導電層側からだけのメッキを施した後にエッチングして、新たな回路を形成する。



A-積層基板	6-回路
B-プリント配線板	7-回路
1-第1導電層	8-第2絶縁層
2-第2導電層	9-第3導電層
3-絶縁層	10-孔部
4-孔部	11-回路
5-メッキ膜	

【特許請求の範囲】

【請求項1】絶縁層を間にして第1導電層と第2導電層をもつ積層基板に、片面の第2導電層と絶縁層とを貫通するが他面の第1導電層を貫通せぬ有底のビアホール用孔部を形成し、次に上記孔部内面と第2導電層面上とにだけメッキを施した後、該第2導電層と上面のメッキ膜、および第1導電層を各々エッチングして、両面に各々回路を形成するようにしたことを特徴とする、プリント配線板における回路形成方法。

【請求項2】絶縁層を間にして第1導電層と第2導電層をもつ積層基板に、片面の第2導電層と絶縁層とを貫通するが他面の第1導電層を貫通せぬ有底のビアホール用孔部を形成し、次に上記孔部内面と第2導電層面上とにだけメッキを施した後、上記第2導電層と上面のメッキ膜、および第1導電層を各々エッチングして、両面に各々回路を形成し、かつ上記第2導電層側に更に第2絶縁層と第3導電層を積層し、該第3導電層と第2絶縁層を貫通するが先の第2導電層2を貫通せぬ有底の第2のビアホール用孔部を形成し、次に該第2の孔部内面と第3導電層面上とにだけメッキを施した後、該第3導電層と上面のメッキ膜をエッチングして、新たな回路を形成するようにしたことを特徴とする、プリント配線板における回路形成方法。

【請求項3】導電層およびメッキ膜の少なくとも1つが銅からなる、請求項1または2に記載のプリント配線板における回路形成方法。

【請求項4】孔部の形成をレーザー加工で行うようにした、請求項1または2に記載のプリント配線板における回路形成方法。

【請求項5】レーザーがエキシマ・レーザーである、請求項4に記載のプリント配線板における回路形成方法。

【請求項6】レーザーがインパクト・レーザーである請求項4に記載のプリント配線板における回路形成方法。

【請求項7】レーザーがYAGレーザーである請求項4に記載のプリント配線板における回路形成方法。

【請求項8】絶縁層が補強材を含む請求項1または2に記載のプリント配線板における回路形成方法。

【請求項9】絶縁層が無機または有機繊維製の補強材を含む請求項8に記載のプリント配線板における回路形成方法。

【請求項10】絶縁層がアラミド繊維を含む請求項9に記載のプリント配線板における回路形成方法。

【請求項11】絶縁層がテフロン繊維を含む請求項9に記載のプリント配線板における回路形成方法。

【請求項12】絶縁層が補強材を含まない請求項1または2に記載のプリント配線板における回路形成方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プリント配線板における回路の形成方法に関し、特に高密度のプリント回

路をサブトラクティブ法で形成する方法に係るものである。

【0002】

【従来の技術】

【0003】プリント配線板における回路の形成方法には、大きく分けてサブトラクティブ法とアディティブ法とがある。サブトラクティブ法は、予め絶縁層面に貼り合わせた導電層としての銅箔をエッチング等によって回路を形成する方法であり、アディティブ法は絶縁層に回路を直接にメッキする方法である。サブトラクティブ法は技術が比較的簡易で、コストが安いので最も汎用的に用いられている。

【0004】上記サブトラクティブ法で、表・裏各面に回路をもつプリント配線板を形成しようとする場合には、図7ないし図10で示す如く、絶縁層3の表・裏両面に導電層（銅箔）1、2をもつ積層基板Aに、まずドリルその他でスルホール用の孔部4を形成し、この孔部4と表・裏面の導電層1、2上に同時にメッキ膜5、5を形成した後、両面の導電層1、2をエッチングすることにより、回路6、7を形成してプリント配線板Bとするのが従来一般的であった。

【0005】そして最近では、ドリルの代わりにレーザー等を用いて片面からスルホールまたはビアホール（Via hole、パイアホールともいう）を形成した後にメッキし、同じくエッチング等により回路を形成する技術が普及しているが、このときも積層基板の表・裏両面にメッキするのが通常であった。

【0006】また、プリント配線板で回路を形成する方法において、レーザー技術が用いられているが、それは上記の如く主としてスルホールやビアホール等の孔あけ用としてである。レーザーとしては、炭酸ガスレーザー、YAGレーザー、エキシマ・レーザー等があるが、プリント配線板で回路板の加工に用いられるのはエキシマ・レーザーか、YAGレーザー、または炭酸ガスレーザーを改良したインパクト・レーザー等である。

【0007】プリント配線板の回路形成にエキシマ・レーザーを応用することに関しては、例えば特開平5-136650号公報、特開平5-152744号公報、特開平5-152748号公報等に開示されている。同じくインパクト・レーザーを応用することについては、例えばJ. M. Morrisonなど著の“A Large Format Modified TEA CO₂ Laser Based Process for Cost Effective Via Generation”（1994 International Conference on Multichip Modules, 1994年4月13～15日, p. 369）に記載されている。

【0008】更にYAGレーザーとそのプリント回路板への応用については、例えばM. Owen著の“New

10

20

30

40

50

Laser Technology for Drilling Through- and Blind-vias in Copper Clad Reinforced Circuit Boards” (Proc. IPC Technical Conference, 1995年4月30日～5月4日, p. 19-1-1～19-1-10) に開示されている。

【0009】

【発明が解決しようとする課題】ところで、プリント配線板の高密度化への要求はさらに高まりつつあり、表面のパターンをファイン化することがきわめて重要になっている。例えば従来、ライン幅、スペース幅が各125μmであった回路は、それぞれ100μm、更には50μmへと増々ファイン化している。

【0010】サブトラクティブ法において回路の高密度化を達成するために、従来よりレジストやエッチング液の改良が進められているが、高密度化達成を可能とする上で最も大きな要因は導電層（銅箔）やメッキ膜の厚みである。即ち、片面板の場合は単に導電層としての銅箔を薄くすればよいが、両面板になると上記の如くスルーホールやビアホールへのメッキのために、導電層（銅箔）上にメッキ膜が加算され、膜厚が必然的に大きくなる。回路形成用のエッチング時にエッチングすべき膜厚が大きいと、回路パターンの精度が悪くなってしまう、これが高密度化の大きな障害であり、問題点であった。

【0011】本発明が解決しようとする課題は、スルーホールやビアホールをもつ両面板あるいは多層板に、サブトラクティブ法にて回路の高密度化を図る上で最大の障害であるエッチングすべき膜厚が大きいという問題を解決することであり、本発明はこれにより低コストで高精度な回路を形成することを目的としている。

【0012】

【課題を解決するための手段】本発明に係るプリント配線板における回路形成方法の主要部は、絶縁層3を間にして片面に第1導電層1を、他面に第2導電層2をもつ積層基板A（図1参照）に、片面の第2導電層2と絶縁層3とを貫通するが他面の第1導電層1を貫通せぬ有底のビアホール用孔部4を形成し（図3参照）、次に孔部4内面と第2導電層2面上とにだけメッキ5を施した後（図4参照）、第2導電層2と上面のメッキ膜5、および第1導電層1を各々エッチングすることにより、両面に各々回路6、7を形成して（図5参照）、プリント配線板Bを形成するものである。

【0013】上記の如く形成したプリント配線板Bは、それ自体で成品でもあるが、更にそれに加えて、新たに第2絶縁層8と第3導電層9を積層し、該第3導電層9と第2の絶縁層8を貫通するが先の第2導電層2を貫通せぬ有底の第2のビアホール用孔部10を形成し、次に該孔部10内面と第3導電層9面上とにだけメッキを

施した後、第3導電層3と上面のメッキ膜11をエッチングすることにより、新たな回路12を形成するようにしてもよい（図6参照）。これは同様にして更に多層化してもよいことは勿論である。

【0014】上記構成において、絶縁層3は無機繊維または有機繊維製の補強材を含むものが望ましいが、含まなくともよい。第1・第2・第3の各導電層1、2、9は、薄い銅箔が望ましいが、各面に銅または銅合金メッキを施したものでよい。有底のビアホール用孔部4、10の形成は、機械的、化学的、または光学的等の各種の手段が用いられるが、精度上から特にレーザーを用いることが望ましい。

【0015】

【発明の実態の形態】上記本発明において、絶縁層3を間にして片面に第1導電層1を、他面に第2導電層2をもつ積層基板Aの第1導電層1および第2導電層2は、金属特に銅箔とすることが望ましいが、銅合金のメッキ膜であってもよい。

【0016】上記絶縁層3に含まれる樹脂は、熱硬化性樹脂、熱可塑性樹脂のいずれも用いることができる。熱硬化性樹脂の中では、エポキシ樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂、ポリシアヌレート樹脂、ポリシラン樹脂、ポリベンツイミダゾール樹脂などを用いることができる。

【0017】該絶縁層3には有機繊維または無機繊維製の補強材を含むことができるし、含まなくともよい。補強材を含む場合の無機繊維としては例えばガラス繊維、有機繊維としては例えばアラミド繊維、テフロン繊維、ポリエーテルエーテルケトン繊維、ポリベンツイミダゾール繊維等にすればよい。中でもアラミド繊維、テフロン繊維は優れたレーザー加工性、電気特性を有しており望ましい。とりわけアラミド繊維の中でもコポリパラフェニレン3、4' オキシジフェニルテレフトラミド繊維は低いイオン不純物と低い吸湿率のため最適である。

【0018】絶縁層3に補強材を含まぬ場合に、該絶縁層3はフィルム、シート状のものであってもよく、その材料としては例えばポリエステル、ポリイミド、ポリエーテルエーテルケトン、ポリアミド、とりわけアラミド、特にポリパラフェニルテレフトラミドであることが望ましい。また該絶縁層3の厚みは数μmないし数100μmが最適であるが、典型的な厚みは20～100μmである。

【0019】上記第1導電層1と第2導電層2とそれらの間にある絶縁層3をもつ積層基板Aに、第1導電層1と絶縁層3とを貫通するが第2導電層2を貫通せぬ有底のビアホール用孔部5を形成する。ここで該孔部5を形成する方法としては、機械的、化学的、または光学的など各種の手段が用いられる。特にレーザーを用いた開口は、簡便で精度が高いため最適である。

【0020】レーザーとしては、炭酸ガスレーザー、Y

AGレーザー、エキシマ・レーザーのいずれも用いることができるが、孔部4、10の内面を滑らかにし、荒らさずに加工するため、炭酸ガスレーザーの一種であるインパクト・レーザー、YAGレーザー、エキシマレーザーなどが望ましい。

【0021】このレーザー加工では、レーザー光はある面積に絞って第2導電層2の上から照射すればよい。照射部分を限定するには、マスク・イメージ法、コンタクト・マスク法、コンフォーマル・マスク法等のマスキングを使うことができる。

【0022】上記により有底のビアホール用孔部4が形成された積層基板Aに対し、その片面である孔部4が開口された第2導電層2の側から、孔部4内面と第2導電層2にメッキが施される。他面である第1導電層1へはメッキを施さない。ここでのメッキ材料としては銅が主成分のものが好ましい。なお、片面の第2導電層2側面にだけメッキし、他面の第1導電層1面にメッキせぬようにするには、他面の第1導電層1面にマスキングすればよいが、それに限らず両面に各導電層をもつ2枚の積層基板Aを、第1導電層1面同士で背中合せに貼り合わせ、表出した各第2導電層2面にメッキを施した後に剥離するようにしてもよい。

【0023】またここでのメッキは、ビアホールとしての孔部4に導通をとるのが目的であるから、メッキ膜5の厚みは通常のスルーホールメッキより薄くてよく、その厚みは数 μ mから数10 μ m程度とすればよい。典型的な厚みは8ないし15 μ mである。またこのメッキは無電解メッキでも電解メッキでも良く、あるいはこれらを組み合わせたものでもよい。

【0024】上記メッキ処理の後に、片面の第2導電層2とその上面のメッキ膜5、および他面の第1導電層1を、通常サブトラクティブ法でエッチングする。これにより、積層基板Aの表・裏両面に各々回路6、7が形成されて、両面回路のプリント配線板Bが完成することになる。

【0025】本発明は、上記によりプリント配線板Bが得られ、それ自体で成品であるが、上記プリント配線板Bの上に、更に樹脂・プリプレグ等を塗工または積層して多層化したいわゆるビルドアップ基板にも適用することができる。その場合にも、有底の第2のビアホール用孔部10の形成およびメッキ処理は、積層した第2絶縁層8上の第3導電層9側だけで行われる。その後第3導電層9側がエッチングされて、該側に新たな回路12が形成されることになる(図6参照)。

【0026】上記の如く、本発明に係るプリント配線板における回路形成方法では、両側に導電層1、2をもつ両面基板でも、その片側面にだけメッキを施し他側面にはメッキを施さない。しかもそのメッキは、ビアホールとしての孔部4、10に導通をとるのが目的であるから、そのメッキ膜5、11の厚みも極めて薄いものでよ

い。

【0027】そのため、本発明でのサブトラクティブ法による回路形成方法は、回路形成用のエッチング時に、エッチングすべき膜厚は片面の第2導電層2あるいは第3導電層3の側では、その銅箔とその上の極めて薄いメッキ膜5、11であり、他面の第1導電層1側ではその銅箔をエッチングするだけでよい。したがって本発明では、サブトラクティブ法で高密度化達成の最大の障害であったエッチングすべき膜厚が薄くなっており、高精度な回路パターンを描くことができる。

【0028】

【実施例1】まず、絶縁層3の樹脂成分がエポキシ樹脂で、補強材としてアラミド繊維(コポリパラフェニレン・3,4'-オキシジフェニレンテレフタリド)を加えた積層基板A(厚み約0.1mm)の表裏両面に、第1導電層1と第2導電層2として各々銅箔(厚み約18 μ m)を貼付したものを形成する(図1参照)。

【0029】次に、その片面である第2導電層2の銅箔をエッチングして、内径約0.1mmの開口を設けた後に(図2参照)、その上からKrFエキシマレーザーを照射することにより、絶縁層3を貫くが反対面の第1導電層1は貫かない有底のビアホール用孔部4を形成する(図3参照)。

【0030】続いて、片面の孔部4を開口した第2導電層2の側から、該孔部4内面にビアホールとして導通をとるための通常の硫酸銅メッキを施す(図4参照)。この銅メッキは無電解メッキで行った。これで孔部4内面と第2導電層2面上とに、銅メッキ膜5(厚さ約20 μ m)が形成された。この際、他面である第1導電層1面には、ドライフィルムでマスキングしておき、メッキが付着しないようにしておく。

【0031】その後、上記片面の第2導電層2の銅箔上の銅メッキ膜5と、他面の第1導電層1の銅箔とに各々電着法によりレジストをコーティングし(厚さ約8 μ m)、塩化第2鉄により回路形成用のエッチングを行って、最小ライン/スペース50 μ m/50 μ mの回路6、7のパターンを形成した(図5参照)。このようにして、10枚の試験基板(大きさ250mm×250mm)を得た。

【0032】上記で得られた各試験基板のショート箇所を測定したところ、1枚当たり片面の第2導電層2側でのショート箇所は平均10.5個で、他面の第1導電層1側でのショート箇所は平均0.2個であった。

【0033】これにより、両面に導電層1、2をもつ両面基板では、その片面(ここでは第2導電層2面)にだけメッキを施し、それを回路形成用エッチングして回路形成する本発明が、ライン/スペース50 μ m/50 μ mのファインパターン形成に適していることが実証された。

【0034】尚、上記は第1導電層1と第2導電層2を

もつ両面基板に回路形成したプリント基板Bについてのデーターであるが、更に樹脂・プリプレグ等を塗工または積層して銅箔を貼付した第3導電層3をもつ多層のビルドアップ基板のプリント配線板(図6参照)についても、同様の試験を行ったところ、表面の第3導電層3側に形成した回路でのショート箇所は平均10.6個であった。

【0035】

【比較例1】実施例1と同様の方法で、積層基板A(厚み約0.1mm)の表裏各面に第1導電層と第2導電層として各々銅箔(厚み約18μm)を貼付し、それに有底の孔部を形成した後、今度はその表裏両面(第1導電層面と第2導電層面)に、上記と同じ銅メッキ(厚さ約20μm)を施し、その後同様の方法で両面に50μm/50μmのライン/スペースでパターンニングを行った。

【0036】これで得られた試験基板のショート箇所を測定すると、1枚当たり片面の第2導電層側でショート箇所が平均10.7個、他面の第1導電層側でショート箇所が平均11.5箇所であった。その結果、従来のように積層基板の両面にメッキする場合には、ファインパターンの形成は困難であることが実証された。

【0037】

【発明の効果】以上で明かな如く、本発明に係るプリント配線板の回路形成方法は、技術が比較的簡易でコストが安いサブトラクティブ法でありながら、高密度のプリント回路を形成することができる。

【0038】即ち、従来のサブトラクティブ法では、両面に銅箔等の導電層がある両面基板に回路形成する場合に、ビアホール等への導通用メッキのために表・裏両面で回路形成時にエッチングすべき膜厚は、各導電層である銅箔とメッキ膜との和になっていた。そのため、エッチングすべき膜厚が厚い以上、形成される回路パターンの精度は悪くなり、近時のファインパターン・高密度回路の要請に応えられなかった。

【0039】これに対して本発明は、エッチングにより回路形成するサブトラクティブ法でありながら、両側に導電層をもつ両面基板においても、その片側の導通層面にだけメッキを施し、他面にはメッキを施さないようにし、かつそのメッキ膜もビアホールとしての孔部に導通をとるための極めて薄いものにしてある。そのため、回路形成用のエッチングでエッチングすべき膜厚

*は、片面では導通層の銅箔と極く薄いメッキ膜、他面は導通層の銅箔だけでよいことになる。

【0040】したがって本発明によれば、サブトラクティブ法で高密度化達成の最大の障害であったエッチングすべき膜厚を薄くすることができて、スルーホールやビアホールをもつ両面板や多層板にも、低コストなサブトラクティブ法により、高密度な回路パターンを形成することができ、パターンの高精度を図ることができるので、近時のファインパターン・高密度回路の要請に充分に応えることができるようになる。

【図面の簡単な説明】

【図1】本発明の実施例で用いた積層基板の一部拡大縦断側面図である。

【図2】図1で示した積層基板の片面の導電層の一部に開口した状態の一部拡大縦断側面図である。

【図3】図2で示した積層基板にビアホール用の孔部を形成した状態の一部拡大縦断側面図である。

【図4】図3で示した積層基板の片面にだけメッキを施した状態の一部拡大縦断側面図である。

【図5】図4で示した積層基板にエッチングで回路を形成したプリント配線板を示す一部拡大縦断側面図である。

【図6】本発明をビルドアップ法による多層板に適用した場合のプリント配線板を示す一部拡大縦断側面図である。

【図7】従来のサブトラクティブ法の実施例で用いた積層基板の一部拡大縦断側面図である。

【図8】図7で示した積層基板にスルーホール用の孔部を形成した状態の一部拡大縦断側面図である。

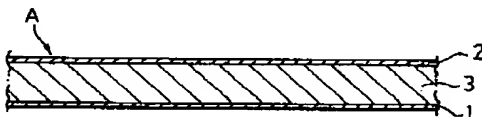
【図9】図8で示した積層基板の両面にメッキを施した状態の一部拡大縦断側面図である。

【図10】図9で示した積層基板にエッチングで回路を形成したプリント配線板を示す一部拡大縦断側面図である。

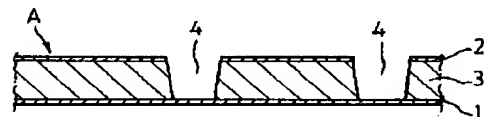
【符号の説明】

A-積層基板	6-回路
B-プリント配線板	7-回路
1-第1導電層	8-第2絶縁層
2-第2導電層	9-第3導電層
3-絶縁層	10-孔部
4-孔部	11-回路
5-メッキ膜	

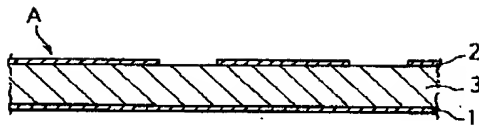
【図1】



【図3】

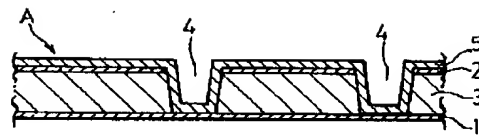


【図2】



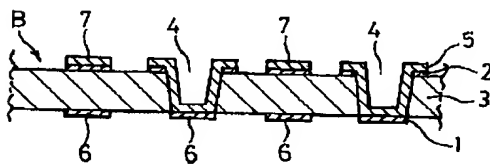
- | | |
|-----------|---------|
| A-積層基板 | 6-回路 |
| B-プリント配線板 | 7-回路 |
| 1-第1導電層 | 8-第2絶縁層 |
| 2-第2導電層 | 9-第3導電層 |
| 3-絶縁層 | 10-孔部 |
| 4-孔部 | 11-回路 |
| 5-メッキ膜 | |

【図4】

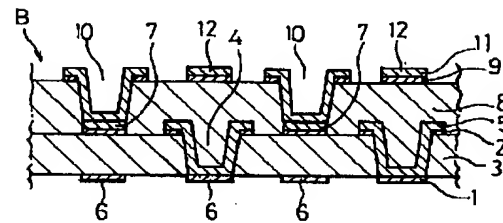


- | | |
|-----------|---------|
| A-積層基板 | 6-回路 |
| B-プリント配線板 | 7-回路 |
| 1-第1導電層 | 8-第2絶縁層 |
| 2-第2導電層 | 9-第3導電層 |
| 3-絶縁層 | 10-孔部 |
| 4-孔部 | 11-回路 |
| 5-メッキ膜 | |

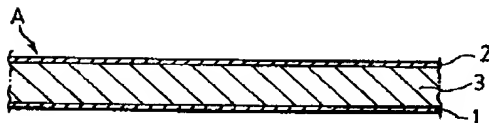
【図5】



【図6】

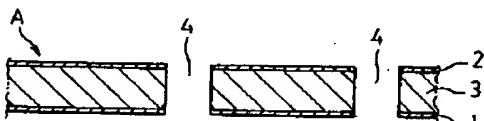


【図7】

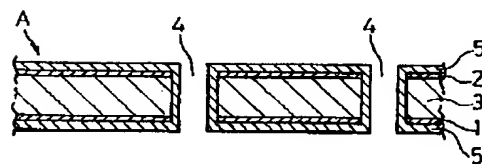


- | | |
|-----------|---------|
| A-積層基板 | 6-回路 |
| B-プリント配線板 | 7-回路 |
| 1-第1導電層 | 8-第2絶縁層 |
| 2-第2導電層 | 9-第3導電層 |
| 3-絶縁層 | 10-孔部 |
| 4-孔部 | 11-回路 |
| 5-メッキ膜 | |

【図8】



【図9】



- | | |
|-----------|---------|
| A-積層基板 | 6-回路 |
| B-プリント配線板 | 7-回路 |
| 1-第1導電層 | 8-第2絶縁層 |
| 2-第2導電層 | 9-第3導電層 |
| 3-絶縁層 | 10-孔部 |
| 4-孔部 | 11-回路 |
| 5-メッキ膜 | |

A-積層基板	6-回路
B-プリント配線板	7-回路
1-第1導電層	8-第2絶縁層
2-第2導電層	9-第3導電層
3-絶縁層	10-孔部
4-孔部	11-回路
5-メッキ膜	